

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-237424

(43)Date of publication of application : 13.09.1996

(51)Int.Cl.

H04N 1/028

(21)Application number : 07-036945

(71)Applicant : CANON INC

(22)Date of filing : 24.02.1995

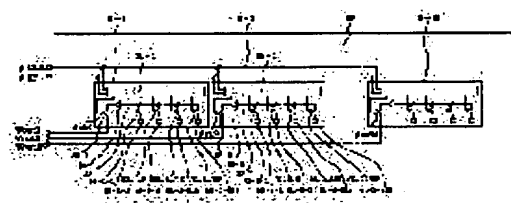
(72)Inventor : KUMATORIYA AKIHIKO

(54) IMAGE READER

(57)Abstract:

PURPOSE: To attain an output of a signal of the image reader at a high speed with simple circuit configuration by driving plural line sensors simultaneously and outputting signals of each line sensor in parallel.

CONSTITUTION: In a close contact multi-chip image sensor, plural line sensors 2-1-2-15 are arranged on a board 39 in a line. All the line sensors 2-1-2-15 are operated simultaneously by a start pulse ϕ SP. Switches 35-1-35-15 of an output stage in the line sensors 2-1-2-15 are closed by control signals ϕ SW1- ϕ SW15, and each line sensor outputs a signal stored in each light receiving element sequentially to output terminals Vout1-Vout15. A signal of the light receiving element of each line sensor outputted at first is outputted simultaneously to the output terminals Vout1-Vout15 and then the signals of the light receiving elements of each line sensor are read sequentially and outputted to a digital signal output circuit.



LEGAL STATUS

[Date of request for examination] 07.12.1999

[Date of sending the examiner's decision of rejection] 13.03.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2001-05788

[Date of requesting appeal against examiner's decision of rejection] 12.04.2001

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The image reader characterized by to have the means for switching which switches the driving means which drives two or more of said line sensors, the actuation which drives two or more of said line sensors simultaneously by said driving means, and outputs the signal of each line sensor to juxtaposition, and the actuation which carries out sequential actuation of two or more of said line sensors, and carries out the sequential output of the signal of each line sensor in the image reader which arranged in the longitudinal direction two or more line sensors which change image pick-up light into an electrical signal.

[Claim 2] The image reader characterized by having a storage means to memorize the output signal of said line sensor further, and a selection means to output the output signal of said storage means selectively, in claim 1.

[Claim 3] The image reader characterized by having a maintenance means to hold the output signal of said line sensor temporarily further, a selection means to output selectively the signal held by said maintenance means, and a storage means to memorize the signal chosen by said selection means, in claim 1.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the image reader mainly used for a scanner, facsimile, etc.

[0002]

[Description of the Prior Art] Conventionally, the adhesion mold multichip image sensors which consist of the light source, a short focal image formation component array, and two or more line sensors as one of the image readers are known. Drawing 6 - drawing 8 are examples of such an image reader, and the transparense glass plate 201 which touches a manuscript side is attached in the top face of a frame 200. It is reflected in respect of the manuscript with which the outgoing radiation light 212 of LED211 mounted on the LED substrate 210 formed in the above-mentioned frame 200 touches the top face of the above-mentioned transparense glass plate 201. The sensor array 1 prepared on the substrate 19 from the reading side of a manuscript corresponding to the optical system 209 and the above-mentioned optical system 209 which let the reflected light 213 pass is provided in a frame 200. And the above-mentioned short focal image formation component array represented with a trade name "a cel hook lens array" (Nippon Sheet Glass Co., Ltd. make) is adopted as the above-mentioned optical system.

[0003] As shown in drawing 8, the sensor arrays 1 are two or more line sensors 2-1, 2-2, --, the thing that arranged 2-15 in on a straight line on the above-mentioned substrate 19, and are covered by the protective coat 206. Since image formation of the reflected light from a manuscript is carried out on a sensor array and it is read according to actual size in principle in adhesion mold multichip image sensors, only the manuscript width of face which reads the die length of the sensor array 1 is needed. Therefore, the die length of the required sensor array 1 changes, and the number of the line sensor which constitutes the sensor array 1 also changes with the sizes of the manuscript which it is going to read. Considering the case where it is going to read the manuscript of A3 size as an example, what is necessary will be just to constitute a sensor array for the die length of a line sensor piece from 20mm, then 15 line sensors here.

[0004] Moreover, it supported to the bottom plate 205 which engaged with the frame 200, and has connected with the flexible substrate 203 through the flexible wiring 208, the connector 202 for I/O of a power source, a control signal, etc. is formed on the flexible substrate 203, and the above-mentioned substrate 19 is attached in the frame 200 with the screw thread 207.

[0005] Next, actuation of adhesion mold multichip image sensors is explained using drawing 9 and timing-chart drawing 10 which showed wiring on a substrate. Two or more line sensors 2-1 arranged in the straight line top on the substrate 19, 2-2, --, actuation of 2-15 are started by start pulse ϕSP , and a shift register 36-1 starts actuation. The shift register 36-1 which started 316, then actuation for the number of the photo detectors arranged in each line sensor here outputs the sequential switch 32-1-1, 32-1-2, --, the signal for making it flow through 32-1-316, and outputs a photo detector 31-1-1, 31-1-2, --, the signal accumulated in 31-1-316 to an output line 33-1. While read-out of a line sensor 2-1 is performed, the switch 35-1 has flowed by control signal $\phi SW1$, and outputs the signal outputted to the output line 33-1 to the common output terminal Vout on a substrate 19 through the buffer amplifier 34-1.

[0006] Wiring on a substrate 19 connects, output signal $\phi END1$ of the last stage of the shift register 36-1 in a line sensor 2-1 serves as start pulse $\phi ST2$ of a line sensor 2-2, and if signal read-out of a line sensor 2-1 is completed, read-out of a line sensor 2-2 will start it. Like a line sensor 2-1, a shift register 36-2 starts actuation, flows through the sequential switch 32-2-1, 32-2-2, --, 32-2-316, and outputs a photo detector 31-2-1, 31-2-2, --, the signal accumulated in 31-2-316 to an output line 33-2. While read-out of a line sensor 2-2 is performed, the switch 35-2 has flowed by control signal $\phi SW2$, and the signal outputted to the output line 33-2 is outputted to the common output terminal Vout through the buffer amplifier 34-2.

[0007] Similarly, wiring on a substrate 19 connects, output signal phiEND2 of the last stage of the shift register 36-2 in a line sensor 2-2 serves as start pulse phiST3 of a line sensor 2-3, and read-out of a line sensor 2-3 continues, and is performed to a line sensor 2-2. Reading appearance also of the signal of a line sensor 2-4 to the line sensor 2-15 is carried out in the same procedure one by one below.

[0008] Thus, two or more line sensors 2-1, 2-2, --, the sensor array 1 that consisted of 2-15 function as one image sensors, and outputs the signal of all photo detectors to the common output terminal Vout in order.

[0009] If the readout for one line is completed, adhesion mold multichip image sensors will be shifted by one line in the direction of vertical scanning (the direction and perpendicularly two or more line sensors are located in a line), and the next line is read. Image reading of the whole manuscript is completed using adhesion mold multichip image sensors by repeating this actuation by manuscript size.

[0010]

[Problem(s) to be Solved by the Invention] However, in the above-mentioned conventional example, since the signal of all sensor chips was outputted to one output line in order, acquiring the signal for one line had taken time amount. Although the demand of wanting to perform manuscript reading for a short time in recent years was increasing, when it was going to accelerate the output with this configuration, a circuit, buffer amplifier, etc. which read the signal from a photo detector had to be high-bandwidth-ized further, and complication of circuitry and a manufacture process was caused. Although this led to the cost rise inevitably, a cost cut is also an important technical problem in one side, and it had become a big problem. Furthermore, many development elements, such as analog signal processing of not only a circuit design but the outputted signal, led also to protraction of a development cycle, and improvement in the speed of the output in the conventional example was a problem.

[0011]

[Means for Solving the Problem] It is what was made in order that this invention might solve the above-mentioned trouble. In invention according to claim 1 In the image reader which arranged in the longitudinal direction two or more line sensors which change image pick-up light into an electrical signal The driving means which drives said two or more line sensors, and the actuation which drives said two or more line sensors simultaneously by said driving means, and outputs the signal of each line sensor to juxtaposition, It is characterized by having the means for switching which switches the actuation which carries out sequential actuation of said two or more line sensors, and carries out the sequential output of the signal of each line sensor.

[0012] In invention according to claim 2, it is characterized by having a storage means to memorize the output signal of said line sensor further, and a selection means to output the output signal of said storage means selectively in invention according to claim 1.

[0013] In invention according to claim 3, it is characterized by having a maintenance means to hold the output signal of said line sensor temporarily further, a selection means to output selectively the signal held by said maintenance means, and a storage means to memorize the signal chosen by said selection means in invention according to claim 1.

[0014]

[Example]

<<example 1>> Drawing 1 is drawing having shown wiring of the substrate 39 which mounted the sensor array 1 in the adhesion mold multichip image sensors which carried out this invention. Unlike wiring a line sensor 2-1 and on the 2 substrate 19 of the -2, --, conventional [in / in wiring on the 2 substrate 39 which mounted the sensor array 1 although -15 was completely the same as the conventional example / drawing 8] example, each line sensor is driven simultaneously, and it enables it to take out the signal output independently in this drawing.

[0015] The number parts 1-Vout 15 of a line sensor are prepared, and start pulse phiSP who makes actuation of each line sensor specifically start is respectively connected with the output terminal of a line sensor simple substance also for the output terminal on all the line sensors 2-1, 2-2, --, the 2 substrate 39 which is carrying out the direct input to -15, and connects the signal output of each line sensor.

[0016] The digital signal output circuit connected to the output terminals 1-Vout 15 of the above-mentioned substrate 39 on the other hand has composition shown in drawing 2 . An A/D converter for 41-15 to change into a digital signal 41-1, 41-2, --, the analog signal outputted to the output terminal Vout 1-15 in this drawing, 40-1, 40-2, --, 40-15 Output terminals 1-Vout 15, A/D converter 40-1, 40-2, --, The switch for controlling connection with 40-15 and control signal phiSWW A switch 40-1, 40-2, --, The signal for controlling closing motion of 40-15, 42-1, 42-2, --, Memory for 42-15 to hold the signal changed into the digital signal temporarily, An address signal for control signals A0-An to give the address of the digital data

to write to memory, A write enable signal for a control signal WE to give the timing which writes data in memory, An output enable signal for a control signal OE to give the timing which reads data from memory, 43-1, 43-2, --, a switch for 43-15 to control a memory output and connection of the common output terminal Dout, It is the control signal generating circuit which is a driving means for control signal phiSWR 1-15 to generate a switch 43-1, 43-2, --, the signal for controlling closing motion of 43-15, and for 44 generate each control signal from manuscript reading actuation start signal phiTR and master clock pulse phiMCLK.

[0017] Wiring on a substrate is changed like drawing 1 , and actuation of the adhesion mold multichip image sensors in this invention which connected the digital signal output circuit of drawing 2 is explained using the timing chart of drawing 3 .

[0018] By start pulse phiSP, first, all the line sensors 2-1, 2-2, --, 2-15 starts actuation simultaneously. Each line sensor 2-1, 2-2, --, Since it has flowed through the switch 35-1 of the output stage in 2 -15, 35-2, --, 35-15 by control signal phiSW1, phiSW2, --, phiSW15 while 2-15 is outputting, each line sensor 2-1, 2-2, --, Each line sensor outputs the signal respectively accumulated in the photo detector to output terminals 1-Vout 15 one by one.

[0019] On the photo detector 1 of each line sensor most outputted to an eye, i.e., a sensor array, first, respectively 1, 317, --, The signal of the 4425th photo detector is simultaneously outputted to output terminals 1-Vout 15. Then, the signal of 2, 318, --, the 4426th photo detector is outputted to each output terminals 1-Vout 15. Reading appearance of the signal of the photo detector in each sensor chip is carried out one by one below, reading appearance of the signal of 316, 632, --, the 4740th photo detector is carried out to the last, and signal read-out of the photo detector of all line sensors is exactly completed by the read-out time amount for one chip.

[0020] the signal outputted to Vout 1-15 in the digital signal output circuit shown in drawing 2 while performing signal read-out of all line sensors -- a switch 40-1, 40-2, and -- the timing to which reading appearance of the signal of each photo detector was enough carried out by closing motion of 40-15 -- A/D converter 41-1, 41-2, and -- it connects with 41 and 15. And the memory 42-1 which is a storage means, 42-2, --, the signal of each photo detector by which A/D conversion was carried out 42-15 are held temporarily with address signals A0-An and the write enable signal WE.

[0021] Thus, the signal of all the photo detectors on the sensor array 1 is memorized by signal read-out and coincidence of all line sensors for every line sensor memory 42-1, 42-2, --, 42-15.

[0022] After signal read-out of all line sensors is completed, read-out actuation is shortly started from memory.

[0023] First, after making read-out from memory possible with the output enable signal OE, only the switch 43-1 which is a selection means flows by control signal phiSWR1, and only the output terminal of memory 42-1 is connected to the digital output terminal Dout. At this time, an address signal is changed to predetermined timing, and the data stored in memory 42-1 are read one by one. In this way, reading appearance of the signal of each photo detector of the line sensor 2-1 currently held in memory 42-1 is carried out to a high speed as a digital signal.

[0024] Then, connection between memory 42-1 and the digital output terminal Dout is separated by control signal phiSWR1, and the digital output terminal Dout is connected with memory 42-2 by control signal phiSWR2. By changing an address signal to predetermined timing with the same procedure as memory 42-1, the data stored in memory 42-2 are read one by one.

[0025] Furthermore, reading appearance of the data in 42 -15 is carried out to a high speed as a digital signal with the same procedure at the digital output terminal Dout in memory 42-3, --, the same sequence as the array of the photo detector in the sensor array 1.

[0026] thus, reading appearance of the juxtaposition output of each line sensor which carried out reading appearance of the output of each line sensor one by one, and was outputted on the substrate using possible image sensors is carried out for one conventional chip by the digital signal output circuit, it is read into memory by time amount, and it came to be able to perform signal read-out of a sensor array by taking out from memory at a high speed as a digital signal for a short time Here, when it is necessary to carry out the sequential output of the signal of each line sensor like before, start pulse phiSP, clock pulse phiCLK, and phiSW 1-15 are switched to timing like before by the control signal generating circuit 44 which is a means for switching.

[0027] Since A/D conversion of the output of each line sensor taken out to juxtaposition in this example is sampled and carried out to the same timing, heterogeneity does not appear in an output level between line sensors. Moreover, although low-pricing of adhesion mold multichip image sensors progresses in recent years and the need using cheap components is increasing, although a clock pulse etc. leaks to an output line

on a substrate, since it is hard to be influenced by sampling an analog signal in another circuit, there is also an advantage that a cheap substrate becomes usable.

[0028] <<example 2>> Drawing 4 is drawing having shown the configuration of the digital signal output circuit in the example 2 of this invention. The sample hold circuit which is a maintenance means for 45-15 to carry out sample hold of 45-1, 45-2, --, the analog signal outputted to the output terminals 1-Vout 15 on a substrate 39 to predetermined timing in this drawing, A control signal for phiSH to determine the timing which carries out sample hold, 46-1 which is a selection means, 46-2, --, the analog signal with which sample hold of 46-15 was carried out and A/D converter 40-1, 40-2, --, A signal for the switch for controlling connection with 40-15 and phiSWW1 to control closing motion of a switch 46-1, A signal for a signal for phiSWW2 to control closing motion of a switch 46-2 and phiSWW15 to control closing motion of a switch 46-15, 47 is a control signal generating circuit which is a driving means for generating each control signal from manuscript reading actuation start signal phiTR and master clock pulse phiMCLK.

[0029] Actuation of the adhesion mold multichip image sensors which connected the output terminals 1-Vout 15 on the substrate 39 of drawing 1 to the digital signal output circuit of drawing 9 is explained using the timing chart of drawing 8.

[0030] Like the 1st example, by start pulse phiSP first All the line sensors 2-1, 2-2, --, 2-15 starts actuation simultaneously. Each line sensor 2-1, 2-2, --, Since it has flowed through the switch 35-1 of the output stage in 2 -15, 35-2, --, 35-15 by control signal phiSW1, phiSW2, --, phiSW15 while 2-15 is outputting, each line sensor 2-1, 2-2, --, Each line sensor outputs the signal respectively accumulated in the photo detector to output terminals 1-Vout 15 one by one.

[0031] On the photo detector 1 of each line sensor most outputted to an eye, i.e., a sensor array, first, respectively 1, 317, --, The signal of the 4425th photo detector is simultaneously outputted to output terminals 1-Vout 15. Then, the signal of 2, 318, --, the 4426th photo detector is outputted to each output terminals 1-Vout 15. Reading appearance of the signal of the photo detector in each line sensor is carried out one by one below, reading appearance of the signal of 316, 632, --, the 4740th photo detector is carried out to the last, and signal read-out of the photo detector of all line sensors is exactly completed by the read-out time amount for one chip.

[0032] While performing signal read-out of all line sensors, in the digital signal output circuit shown in drawing 7, sample hold of the analog signal outputted to Vout 1-15 is simultaneously carried out by sample hold signal phiSH, then only the output of the S/H circuit 45-1 inputs it into A/D converter 41 with a switch 46-1 first, and it writes a corresponding digital signal in the predetermined address on the memory 42 which is the storage means which address signals A0-An show with the write enable signal WE.

[0033] Next, only the output of the S/H circuit 45-2 inputs into A/D converter 41 with a switch 46-2, and writes a corresponding digital signal in the predetermined address on the memory 42 which address signals A0-An show with the write enable signal WE. Succeedingly, every one output of -15 inputs into A/D converter 41, and writes the corresponding digital signal in the predetermined address on the S/H circuit 45-3 - the 45 memory 42 which address signals A0-An show with the write enable signal WE. Thus, in the time amount by which reading appearance is carried out to output terminals 1-Vout 15, by switch of -15, the signal of the 4425th photo detector is changed into a digital signal by one A/D converter one by one, and the signal of the photo detector of each line sensor most outputted to an eye can write in to 1 on a switch 46-1 - the 46 sensor array 1 outputted to output terminals 1-Vout 15, 317, --, the predetermined address on memory.

[0034] Next, since it is outputted to 2, 318, --, the output terminals 1-Vout 15 of the 4426th photo detector, respectively on each line sensor 2-1, 2-2, --, 2 the 2nd photo detector 1 of -15, i.e., a sensor array One by one, the signal of each line sensor 2-1, 2-2, --, the 2nd photo detector of 2-15 is also changed into a digital signal by one A/D converter, and is written in the predetermined address on memory. [as well as the signal of the 1st photo detector]

[0035] After reading appearance of the signal corresponding to the photo detector in each line sensor is carried out and it is changed into a digital signal one by one below, it is written in memory and reading appearance of 316 in each line sensor, 632, --, the signal corresponding to the 4740th photo detector is carried out to the last, read-out of all the photo detectors of each line sensor is completed, and a corresponding digital signal is moved on memory. If the A/D-conversion speed of A/D converter 41 and a write-in speed of memory 42 are quick enough at this time, the signal of all the photo detectors of the sensor array 1 can be exactly read by the read-out time amount for one chip like the 1st example.

[0036] After read-out of the signal of all photo detectors is completed, with the output enable signal OE, read-out of the digital signal stored in memory 42 starts. The output terminal of memory 42 is directly

linked with the common digital output terminal Dout here, and can read the digital signal corresponding to each photo detector on the sensor array 1 to a high speed in order of the array on the sensor array 1 only by switching address signals A0-An to suitable timing.

[0037] Here, like before, when it is necessary to carry out the sequential output of the signal of each line sensor, phiSP, phiCLK, and phiSW 1-15 are switched to timing like before by the control signal generating circuit 44 which is a means for switching.

[0038] thus, the processing to the output of 15 chips can perform by one A/D converter and memory, and the circuit magnitude of a digital signal output circuit can make small by carrying out sample hold of the juxtaposition output of each line sensor which carried out reading appearance of the output of each line sensor one by one, and was outputted on the substrate using possible image sensors, and one photo detector carrying out reading appearance, and switching the output for 15 chips into time amount, carrying out A/D conversion, and writing the acquired digital signal in memory. The point which has come to be able to perform signal read-out of a sensor array for a short time is the same as an example 1 by taking out from memory at a high speed as a digital signal also in this example 2. Moreover, since this example is also sampling and carrying out A/D conversion of the output of each sensor chip taken out to juxtaposition to the same timing, heterogeneity does not appear in an output level between line sensors, and the advantage that a cheap substrate becomes usable does not change, either.

[0039]

[Effect of the Invention] It considered as the configuration which has the means for switching which switches the driving means which drives two or more of said line sensors in the image reader which arranged in the longitudinal direction two or more line sensors which change image pick-up light into an electrical signal in invention according to claim 1 like above, the actuation which drive two or more of said line sensors simultaneously by said driving means, and output the signal of each line sensor to juxtaposition, and the actuation which carry out sequential actuation of two or more of said line sensors, and carry out the sequential output of the signal of each line sensor. Thus, it became accelerable [the signal output of an image reader] by easy circuitry, without performing high bandwidth-ization of the output amplifier in a line sensor with constituting.

[0040] In invention according to claim 2, it considered as the configuration which has a storage means to memorize the output signal of said line sensor further, and a selection means to output the output signal of said storage means selectively in invention according to claim 1.

[0041] invention according to claim 3 -- invention according to claim 1 -- it was and considered as the configuration which has a maintenance means to hold the output signal of said line sensor temporarily further, a selection means to output selectively the signal held by said maintenance means, and a storage means to memorize the signal chosen by said selection means.

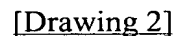
[0042] With constituting like claims 1 or 2, while abolishing dispersion in the output level between line sensors, high definition image reading which cannot be easily influenced of a noise became possible.

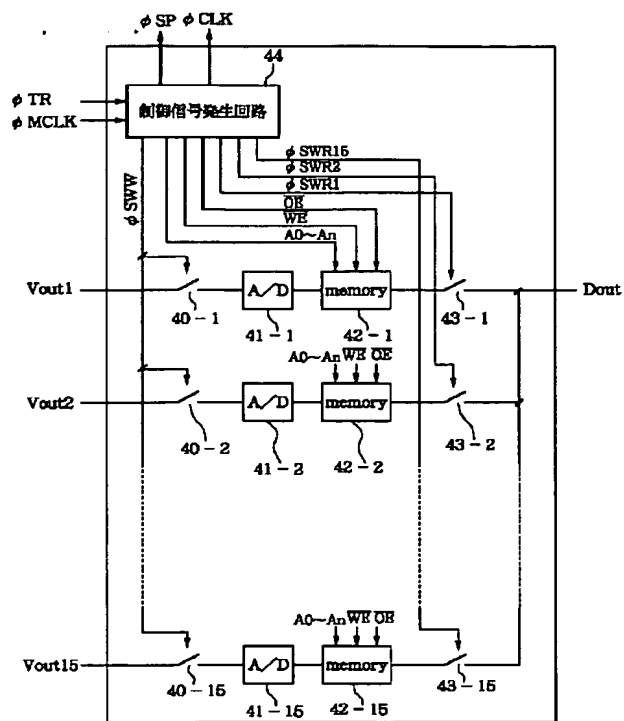
[Translation done.]

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

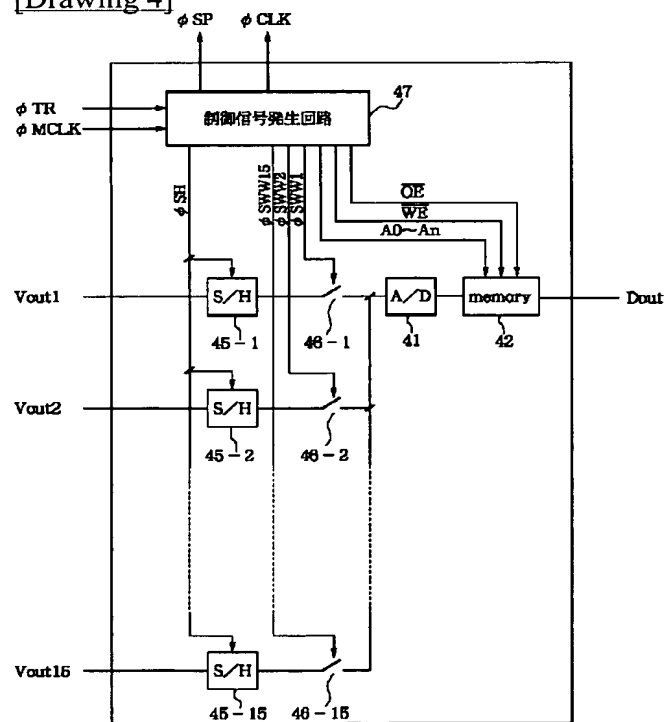
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

[Drawing 1]

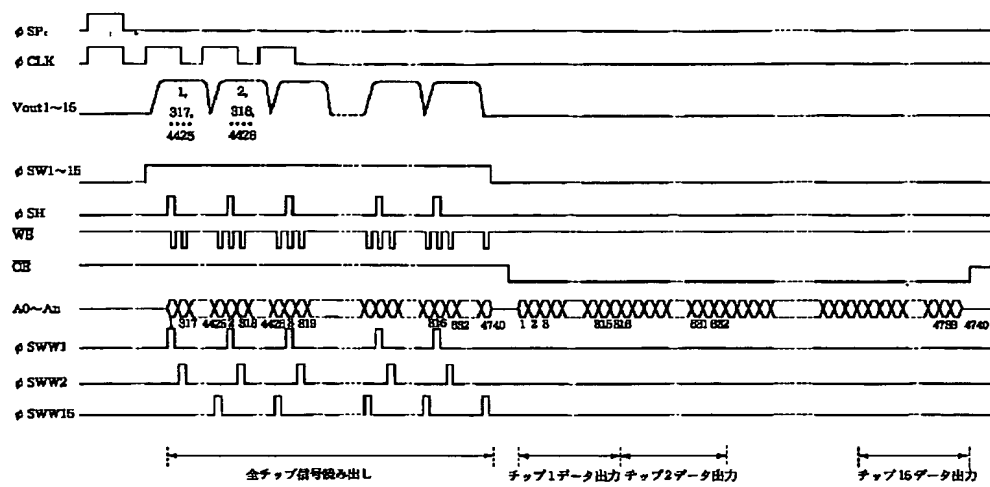




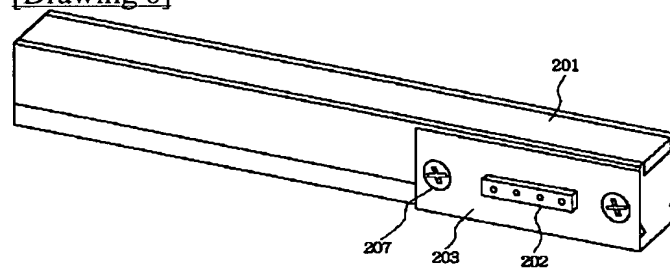
[Drawing 4]



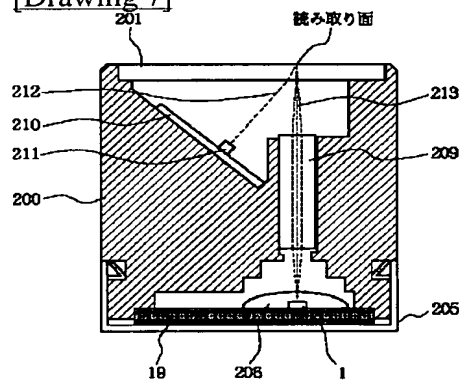
[Drawing 5]



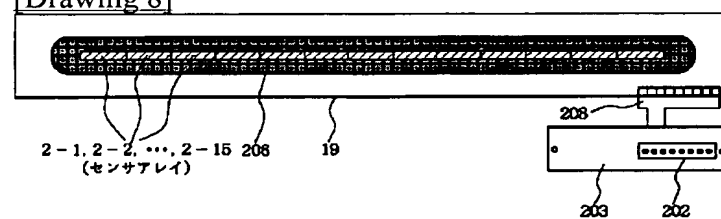
[Drawing 6]



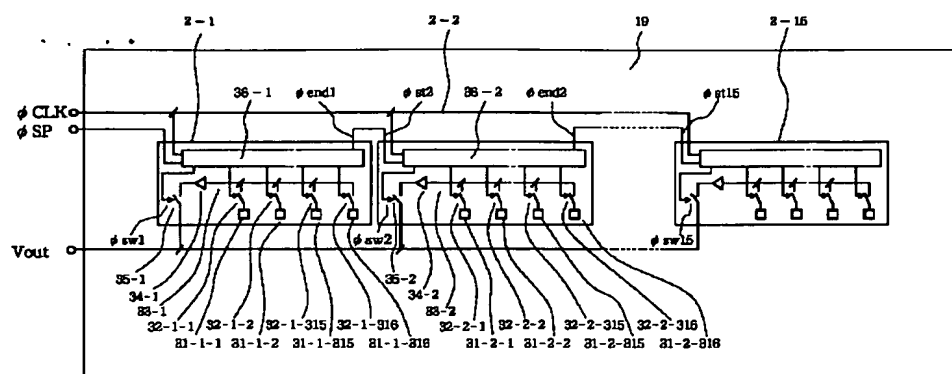
[Drawing 7]



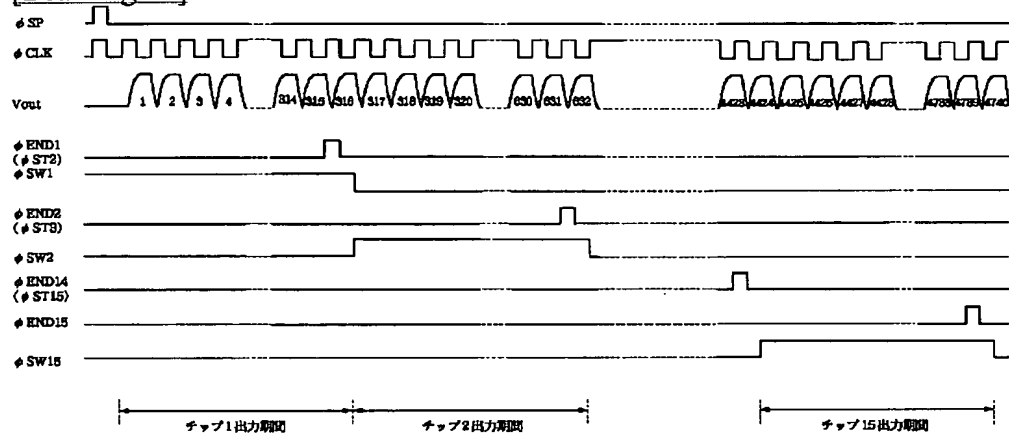
[Drawing 8]



[Drawing 9]



[Drawing 10]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-237424

(43) 公開日 平成8年(1996)9月13日

(51) Int.Cl.⁶

H 0 4 N 1/028

識別記号

庁内整理番号

F I

H 0 4 N 1/028

技術表示箇所

A

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号

特願平7-36945

(22) 出願日

平成7年(1995)2月24日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者

熊取谷 昭彦

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(74) 代理人

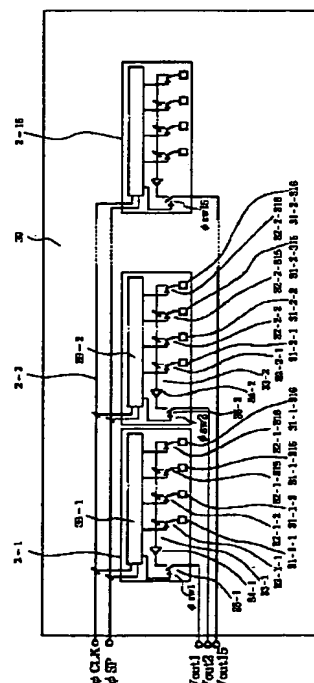
弁理士 丸島 健一

(54) 【発明の名称】 画像読取装置

(57) 【要約】

【目的】 簡単な構成で画像読取装置の信号出力を高速化する。

【構成】 ラインセンサ2-1~2-15を同時に駆動し、各ラインセンサの出力信号をVout1~15から並列に出力する。



(2)

1

【特許請求の範囲】

【請求項1】 撮像光を電気信号に変換する複数のラインセンサを長手方向に並べた画像読取装置において、前記複数のラインセンサを駆動する駆動手段と、前記駆動手段により前記複数のラインセンサを同時に駆動し各ラインセンサの信号を並列に出力する動作と、前記複数のラインセンサを順次駆動し各ラインセンサの信号を順次出力する動作とを切り換える切換手段と、を有することを特徴とする画像読取装置。

【請求項2】 請求項1において、さらに前記ラインセンサの出力信号を記憶する記憶手段と、前記記憶手段の出力信号を選択的に出力する選択手段と、を有することを特徴とする画像読取装置。

【請求項3】 請求項1において、さらに前記ラインセンサの出力信号を一時的に保持する保持手段と、前記保持手段により保持された信号を選択的に出力する選択手段と、前記選択手段により選択された信号を記憶する記憶手段と、を有することを特徴とする画像読取装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は主としてスキャナやファクシミリなどに用いられる画像読取装置に関するものである。

【0002】

【従来の技術】従来、画像読取装置の一つとして、光源と短焦点結像素子アレイと複数のラインセンサから構成される密着型マルチチップイメージセンサが知られている。図6～図8はこのような画像読取装置の一例であり、フレーム200の上面に原稿面に接する透明ガラス板201を取り付け、上記フレーム200内に設けられたLED基板210上に実装されたLED211の出射光212が上記透明ガラス板201の上面に接する原稿面で反射され、原稿の読み取り面から反射光213を通す光学系209及び上記光学系209に対応して基板19上に設けられたセンサアレイ1をフレーム200内に具備している。そして、上記光学系には例えば商品名「セルホックレンズアレイ」（日本板硝子株式会社製）で代表される上述の短焦点結像素子アレイが採用されている。

【0003】センサアレイ1は図8に示すように複数のラインセンサ2-1、2-2、…、2-15を上記基板19上に一直線上に並べたもので保護膜206で覆われている。密着型マルチチップイメージセンサでは原則的に原稿からの反射光を等倍でセンサアレイ上に結像させて読み取るので、センサアレイ1の長さは読み取る原稿幅だけ必要になる。従って読み取ろうとする原稿のサイズによって必要なセンサアレイ1の長さは変化し、センサアレイ1を構成するラインセンサの個数も変化する。ここでは例としてA3サイズの前稿を読み取ろうとする

2

場合を考えると、ラインセンサ一個の長さを20mmとすれば15個のラインセンサでセンサアレイを構成すればよいことになる。

【0004】また、上記基板19はフレーム200に係合した底板205に支えられ、フレキ配線208を介してフレキ基板203に接続しており、フレキ基板203上には電源、制御信号などの入出力用のコネクタ202が設けられ、ねじ207によってフレーム200に取り付けられている。

【0005】次に密着型マルチチップイメージセンサの動作を基板上の配線を示した図9及びタイミングチャート図10を用いて説明する。基板19上に一直線上に並べられた複数のラインセンサ2-1、2-2、…、2-15の動作はスタートパルスφSPによりスタートし、シフトレジスタ36-1が動作を開始する。ここで各ラインセンサ内に配列されている受光素子の数を316とすれば動作を開始したシフトレジスタ36-1は順次スイッチ32-1-1、32-1-2、…、32-1-316を導通させるための信号を出力し、受光素子31-1-1、31-1-2、…、31-1-316に蓄積された信号を出力線33-1へ出力する。ラインセンサ2-1の読み出しが行なわれている間、スイッチ35-1は制御信号φSW1により導通しており、出力線33-1へ出力された信号をバッファアンプ34-1を介して基板19上の共通出力端子Voutへ出力する。

【0006】ラインセンサ2-1内のシフトレジスタ36-1の最終段の出力信号φEND1は基板19上の配線により接続され、ラインセンサ2-2のスタートパルスφST2となり、ラインセンサ2-1の信号読み出しが完了するとラインセンサ2-2の読み出しが開始する。ラインセンサ2-1と同様にシフトレジスタ36-2が動作を開始し、順次スイッチ32-2-1、32-2-2、…、32-2-316を導通していき、受光素子31-2-1、31-2-2、…、31-2-316に蓄積された信号を出力線33-2へ出力する。ラインセンサ2-2の読み出しが行なわれている間、スイッチ35-2は制御信号φSW2により導通しており、出力線33-2へ出力された信号はバッファアンプ34-2を介して共通出力端子Voutへ出力される。

【0007】同様にしてラインセンサ2-2内のシフトレジスタ36-2の最終段の出力信号φEND2は基板19上の配線により接続されラインセンサ2-3のスタートパルスφST3となり、ラインセンサ2-3の読み出しがラインセンサ2-2に引き続き行なわれる。以下順次、ラインセンサ2-4からラインセンサ2-15の信号も同様の手順で読み出されていく。

【0008】このようにして複数のラインセンサ2-1、2-2、…、2-15で構成されたセンサアレイ1は一本のイメージセンサとして機能し、共通出力端子Voutに全受光素子の信号を順番に出力する。

(3)

3

【0009】1ライン分の読みとりが終了したら副走査方向（複数のラインセンサが並ぶ方向と垂直方向）に密着型マルチチップイメージセンサを1ライン分ずらし、次のラインの読み取りを行なう。この動作を原稿サイズ分繰り返すことにより密着型マルチチップイメージセンサを使って原稿全体の画像読み取りが完了する。

【0010】

【発明が解決しようとしている課題】しかしながら上記従来例では全てのセンサチップの信号を一つの出力線に順番に出力していくため、1ライン分の信号を得るのに時間がかかっていた。近年原稿読み取りを短時間で行ないたいという要求が高まっているが、この構成で出力の高速化をしようとすると受光素子からの信号を読み出す回路及びバッファアンプ等を一層高帯域化しなければならず、回路構成、製造プロセスの複雑化を招いていた。このことは必然的にコストアップにつながるが、また一方でコストダウンも重要な課題であり大きな問題となっていた。更に従来例での出力の高速化は回路設計だけでなく、出力された信号のアナログ信号処理等、開発要素が多く開発期間の長期化にもつながり問題であった。

【0011】

【課題を解決するための手段】本発明は、上記問題点を解決するためになされたもので、請求項1に記載の発明では、撮像光を電気信号に変換する複数のラインセンサを長手方向に並べた画像読取装置において、前記複数のラインセンサを駆動する駆動手段と、前記駆動手段により前記複数のラインセンサを同時に駆動し各ラインセンサの信号を並列に出力する動作と、前記複数のラインセンサを順次駆動し各ラインセンサの信号を順次出力する動作とを切り換える切換手段とを有することを特徴とするものである。

【0012】請求項2に記載の発明では、請求項1に記載の発明において、さらに前記ラインセンサの出力信号を記憶する記憶手段と、前記記憶手段の出力信号を選択的に出力する選択手段とを有することを特徴とするものである。

【0013】請求項3に記載の発明では、請求項1に記載の発明において、さらに前記ラインセンサの出力信号を一時的に保持する保持手段と、前記保持手段により保持された信号を選択的に出力する選択手段と、前記選択手段により選択された信号を記憶する記憶手段とを有することを特徴とするものである。

【0014】

【実施例】

《実施例1》図1は本発明を実施した密着型マルチチップイメージセンサにおけるセンサアレイ1を実装した基板39の配線を示した図である。同図においてラインセンサ2-1、2-2、…、2-15は従来例と全く同じものであるが、センサアレイ1を実装した基板39上の配線は図8における従来例の基板19上の配線と異な

4

り、各ラインセンサを同時に駆動し、その信号出力を独立に取り出せるようにしている。

【0015】具体的には各ラインセンサの動作を開始させるスタートパルス ϕ SPが全ラインセンサ2-1、2-2、…、2-15に直接入力しており、また各ラインセンサの信号出力を接続する基板39上の出力端子もラインセンサの個数分Vout1～15が用意されており、各々ラインセンサ単体の出力端子と接続されている。

【0016】一方上記基板39の出力端子Vout1～15に接続するデジタル信号出力回路は図2に示される構成になっている。同図において41-1、41-2、…、41-15は出力端子Vout1～15に出力されたアナログ信号をデジタル信号に変換するためのA/Dコンバータ、40-1、40-2、…、40-15は出力端子Vout1～15とA/Dコンバータ40-1、40-2、…、40-15との接続を制御するためのスイッチ、制御信号 ϕ SWWはスイッチ40-1、40-2、…、40-15の開閉を制御するための信号、42-1、42-2、…、42-15はデジタル信号に変換された信号を一時保持しておくためのメモリ、制御信号A0～Anは読み書きするデジタルデータのアドレスをメモリに与えるためのアドレス信号、制御信号WEはメモリにデータを書き込むタイミングを与えるためのライト・イネーブル信号、制御信号OEはメモリからデータを読み出すタイミングを与えるためのアウトプット・イネーブル信号、43-1、43-2、…、43-15はメモリ出力と共通出力端子Doutの接続を制御するためのスイッチ、制御信号 ϕ SWR1～15はスイッチ43-1、43-2、…、43-15の開閉を制御するための信号、44は原稿読み取り動作開始信号 ϕ TR、マスタークロックパルス ϕ MCLKから各制御信号を発生するための駆動手段である制御信号発生回路である。

【0017】図1のように基板上の配線を変更し、図2のデジタル信号出力回路を接続した本発明における密着型マルチチップイメージセンサの動作を図3のタイミングチャートを用いて説明する。

【0018】まず、スタートパルス ϕ SPにより全ラインセンサ2-1、2-2、…、2-15が同時に動作を開始し、各ラインセンサ2-1、2-2、…、2-15内の出力段のスイッチ35-1、35-2、…、35-15は制御信号 ϕ SW1、 ϕ SW2、…、 ϕ SW15により各ラインセンサ2-1、2-2、…、2-15が出力している間導通しているため、各ラインセンサは各々受光素子に蓄積された信号を順次出力端子Vout1～15へ出力する。

【0019】最初に各ラインセンサの一番目に出る受光素子、すなわちセンサアレイ1上でそれぞれ1、317、…、4425番目の受光素子の信号が出力端子Vout1～15へ同時に出力され、続いて2、31

50

(4)

5

8、…、4426番目の受光素子の信号が各出力端子Vout1～15へ出力され、以下順次各センサチップ内の受光素子の信号が読み出されていき、最後に316、632、…、4740番目の受光素子の信号が読み出され、ちょうど1チップ分の読み出し時間で全ラインセンサの受光素子の信号読み出しが完了する。

【0020】全ラインセンサの信号読み出しを行なっている間、図2に示すデジタル信号出力回路ではVout1～15へ出力された信号をスイッチ40-1、40-2、…40-15の開閉により各受光素子の信号が十分読み出されたタイミングでA/Dコンバータ41-1、41-2、…41、15に接続される。そしてアドレス信号A0～An、ライト・イネーブル信号WEにより記憶手段であるメモリ42-1、42-2、…、42-15へA/D変換された各受光素子の信号を一時保持しておく。

【0021】このようにして全ラインセンサの信号読み出しと同時にセンサアレイ1上の全受光素子の信号が各ラインセンサ毎にメモリ42-1、42-2、…、42-15に記憶される。

【0022】全ラインセンサの信号読み出しが完了した後、今度はメモリからの読み出し動作に入る。

【0023】まず、アウトプット・イネーブル信号OEによりメモリからの読み出しを可能にした後、制御信号φSWR1により選択手段であるスイッチ43-1のみが導通し、メモリ42-1の出力端子のみがデジタル出力端子Doutに接続される。このときアドレス信号を所定のタイミングで変化させ、メモリ42-1に格納されているデータを順次読み出していく。こうしてメモリ42-1内に保持されているラインセンサ2-1の各受光素子の信号がデジタル信号として高速に読み出される。

【0024】続いて制御信号φSWR1によりメモリ42-1とデジタル出力端子Doutとの接続を切り離し、制御信号φSWR2によりメモリ42-2とデジタル出力端子Doutが接続される。メモリ42-1と同様の手順でアドレス信号を所定のタイミングで変化させることにより、メモリ42-2に格納されているデータを順次読み出していく。

【0025】更に同様の手順でメモリ42-3、…、42-15内のデータがセンサアレイ1内の受光素子の配列と同じ順序で高速にデジタル信号としてデジタル出力端子Doutに読み出される。

【0026】このように各ラインセンサの出力を順次読み出し可能なイメージセンサを用いて、基板上に出力された各ラインセンサの並列出力をデジタル信号出力回路によって従来の1チップ分の読み出し時間でメモリに読み込み、メモリからデジタル信号として高速に取り出すことによりセンサアレイの信号読み出しが短時間でできるようになった。ここで、従来のように各ラインセンサ

6

の信号を順次出力する必要があるときには、切換手段である制御信号発生回路44によりスタートパルスφSP、クロックパルスφCLK、φSW1～15が従来のようなタイミングに切り換えられる。

【0027】本実施例では並列に取り出した各ラインセンサの出力を同一のタイミングでサンプリングしてA/D変換しているので、ラインセンサ間で出力レベルに不均一性がでることがない。また、近年密着型マルチチップイメージセンサの低価格化が進み、安価な部品を使う必要性が高まっているが、基板上でクロックパルス等が出力ラインに漏れ込んでもアナログ信号のサンプリングを別回路で行なうことにより、影響を受けにくいので安価な基板が使用可能になるという利点もある。

【0028】《実施例2》図4は本発明の実施例2におけるデジタル信号出力回路の構成を示した図である。同図において45-1、45-2、…、45-15は基板39上の出力端子Vout1～15に出力されたアナログ信号を所定のタイミングでサンプル・ホールドするための保持手段であるサンプル・ホールド回路、φSHはサンプル・ホールドするタイミングを決定するための制御信号、選択手段である46-1、46-2、…、46-15はサンプル・ホールドされたアナログ信号とA/Dコンバータ40-1、40-2、…、40-15との接続を制御するためのスイッチ、φSWW1はスイッチ46-1の開閉を制御するための信号、φSWW2はスイッチ46-2の開閉を制御するための信号、φSWW15はスイッチ46-15の開閉を制御するための信号、47は原稿読み取り動作開始信号φTR、マスタークロックパルスφMCLKから各制御信号を発生するための駆動手段である制御信号発生回路である。

【0029】図1の基板39上の出力端子Vout1～15を図9のデジタル信号出力回路に接続した密着型マルチチップイメージセンサの動作を図8のタイミングチャートを用いて説明する。

【0030】第1の実施例と同様に、まずスタートパルスφSPにより全ラインセンサ2-1、2-2、…、2-15が同時に動作を開始し、各ラインセンサ2-1、2-2、…、2-15内の出力段のスイッチ35-1、35-2、…、35-15は制御信号φSW1、φSW2、…、φSW15により各ラインセンサ2-1、2-2、…、2-15が出力している間導通しているため、各ラインセンサは各々受光素子に蓄積された信号を順次出力端子Vout1～15へ出力する。

【0031】最初に各ラインセンサの一番目に出力される受光素子、すなわちセンサアレイ1上でそれぞれ1、317、…、4425番目の受光素子の信号が出力端子Vout1～15へ同時に出力され、続いて、2、318、…、4426番目の受光素子の信号が各出力端子Vout1～15へ出力され、以下順次各ラインセンサ内の受光素子の信号が読み出されていき、最後に316、

(5)

7

632、…、4740番目の受光素子の信号が読み出され、ちょうど1チップ分の読み出し時間で全ラインセンサの受光素子の信号読み出しが完了する。

【0032】全ラインセンサの信号読み出しを行なっている間、図7に示すデジタル信号出力回路ではVout1～15へ出力されたアナログ信号はサンプル・ホールド信号φSHにより同時にサンプル・ホールドされ、続いて、まずS/H回路45-1の出力のみがスイッチ46-1によりA/Dコンバータ41に入力し、対応するデジタル信号をライト・イネーブル信号WEにより、アドレス信号A0～Anの示す記憶手段であるメモリ42上の所定のアドレスに書き込む。

【0033】次にS/H回路45-2の出力のみがスイッチ46-2によりA/Dコンバータ41に入力し、対応するデジタル信号をライト・イネーブル信号WEにより、アドレス信号A0～Anの示すメモリ42上の所定のアドレスに書き込んでいく。このようにして各ラインセンサの一番目に出力される受光素子の信号が出力端子Vout1～15に読み出されている時間内にスイッチ46-1～46-15の切り換えにより、出力端子Vout1～15へ出力されたセンサアレイ1上の1、317、…、4425番目の受光素子の信号が順次一つのA/Dコンバータによってデジタル信号に変換され、かつ、メモリ上の所定のアドレスに書き込むことができる。

【0034】次に各ラインセンサ2-1、2-2、…、2-15の2番目の受光素子、すなわち、センサアレイ1上においてそれぞれ2、318、…、4426番目の受光素子の出力端子Vout1～15へ出力されるので、各ラインセンサ2-1、2-2、…、2-15の2番目の受光素子の信号も1番目の受光素子の信号と同様に順次一つのA/Dコンバータによってデジタル信号に変換され、メモリ上の所定のアドレスに書き込まれていく。

【0035】以下順次各ラインセンサ内の受光素子に対応する信号が読み出されて、デジタル信号に変換された後メモリに書き込まれていき最後に各ラインセンサ内の316、632、…、4740番目の受光素子に対応する信号が読み出され、各ラインセンサの全受光素子の読み出しが完了し、対応するデジタル信号がメモリ上に移される。このときA/Dコンバータ41のA/D変換スピード、メモリ42の書き込みスピードが十分速ければ第1の実施例と同様にちょうど1チップ分の読み出し時間でセンサアレイ1の全受光素子の信号が読み出せる。

【0036】全受光素子の信号の読み出しが完了した後でアウトプット・イネーブル信号OEにより、メモリ4

8

2に格納されているデジタル信号の読み出しが始まる。メモリ42の出力端子はここでは共通デジタル出力端子Doutに直結しており、アドレス信号A0～Anを適当なタイミングで切り換えることのみにより、センサアレイ1上の各受光素子に対応するデジタル信号を高速にセンサアレイ1上の配列順に読み出すことができる。

【0037】ここで、従来のように、各ラインセンサの信号を順次出力する必要があるときには、切換手段である制御信号発生回路44によりφSP、φCLK、φSW1～15が従来のようなタイミングに切り換えられる。

【0038】このように各ラインセンサの出力を順次読み出し可能なイメージセンサを用いて基板上に出力された各ラインセンサの並列出力をサンプル・ホールドし、1受光素子の読み出し時間内に15チップ分の出力を切り換えてA/D変換し、得られたデジタル信号をメモリに書き込むことにより1系統のA/Dコンバータとメモリで15チップの出力に対する処理ができ、デジタル信号出力回路の回路規模を小さくすることができる。この実施例2においてもメモリからデジタル信号として高速に取り出すことによりセンサアレイの信号読み出しが短時間でできるようになっている点は実施例1と同じである。また、本実施例でも並列に取り出した各センサチップの出力を同一のタイミングでサンプリングしてA/D変換しているため、ラインセンサ間で出力レベルに不均一性がでることがなく、安価な基板が使用可能になるという利点も変わらない。

【0039】

【発明の効果】以上のように請求項1に記載の発明では、撮像光を電気信号に変換する複数のラインセンサを長手方向に並べた画像読取装置において、前記複数のラインセンサを駆動する駆動手段と、前記駆動手段により前記複数のラインセンサを同時に駆動し各ラインセンサの信号を並列に出力する動作と、前記複数のラインセンサを順次駆動し各ラインセンサの信号を順次出力する動作とを切り換える切換手段とを有する構成とした。このように構成することで、ラインセンサ内の出力アンプの高帯域化を行うことなく、簡単な回路構成で画像読取装置の信号出力の高速化が可能となった。

【0040】請求項2に記載の発明では、請求項1に記載の発明において、さらに前記ラインセンサの出力信号を記憶する記憶手段と、前記記憶手段の出力信号を選択的に出力する選択手段とを有する構成とした。

【0041】請求項3に記載の発明では、請求項1に記載の発明において、さらに前記ラインセンサの出力信号を一時的に保持する保持手段と、前記保持手段により保持された信号を選択的に出力する選択手段と、前記選択手段により選択された信号を記憶する記憶手段とを有する構成とした。

【0042】請求項1または2のように構成すること

(6)

9

10

で、ラインセンサ間での出力レベルのばらつきをなくすとともに、ノイズの影響を受けにくい高画質な画像読み取りが可能となった。

【図面の簡単な説明】

【図1】本発明の実施例1のセンサ基板の構成図である。

【図2】本発明の実施例1のデジタル出力回路の構成図である。

【図3】本発明の実施例1の画像読み取りのタイミングチャートである。

【図4】本発明の実施例2のデジタル出力回路の構成図である。

【図5】本発明の実施例2の画像読み取りのタイミングチャートである。

【図6】密着型マルチチップイメージセンサの外形図で

ある。

【図7】密着型マルチチップイメージセンサの断面図である。

【図8】密着型マルチチップイメージセンサのセンサ基板の外形図である。

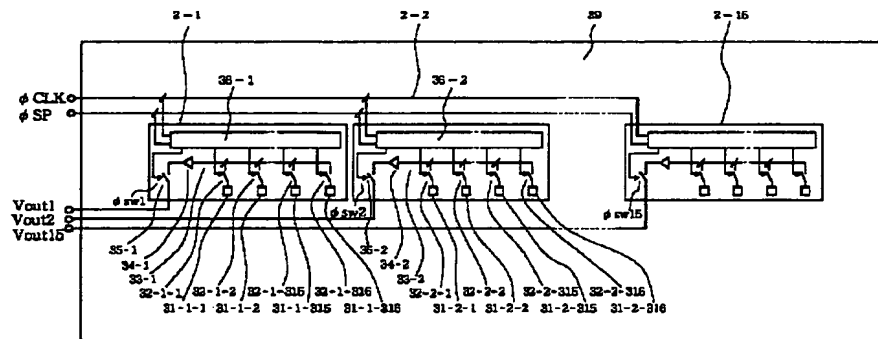
【図9】従来のセンサ基板の構成図である。

【図10】従来の画像読み取りのタイミングチャートである。

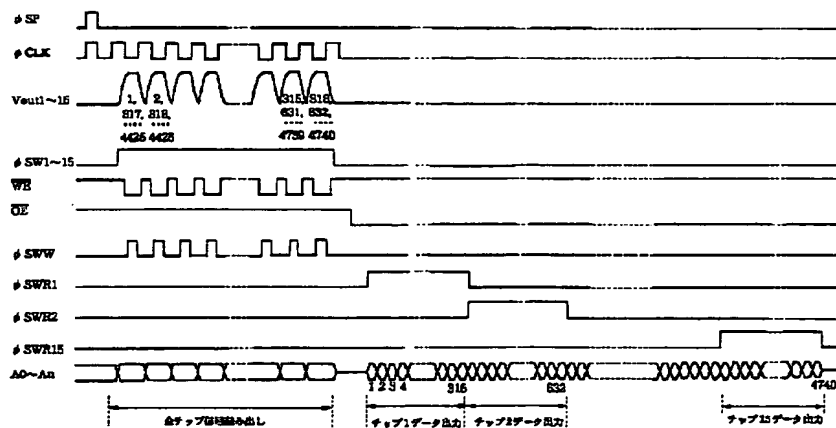
【符号の説明】

- 1 センサアレイ
- 2 ラインセンサ
- 3 5 スイッチ
- 4 2 メモリ
- 4 4、4 7 制御信号発生回路
- 4 5 サンプルホールド回路

【図1】

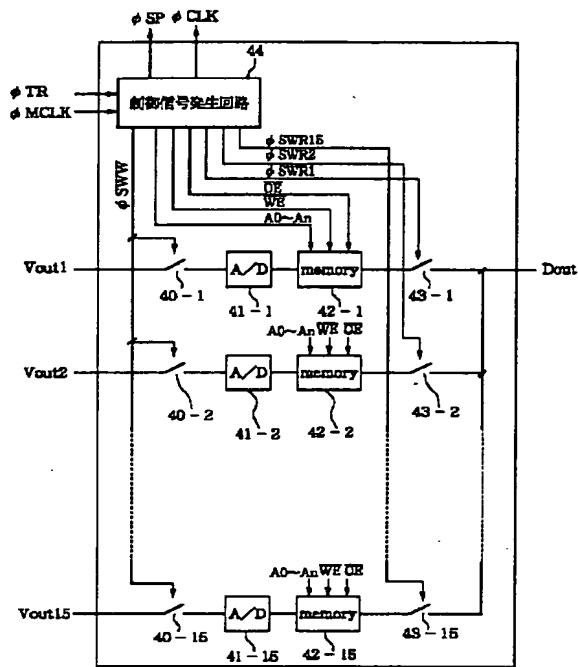


【図3】

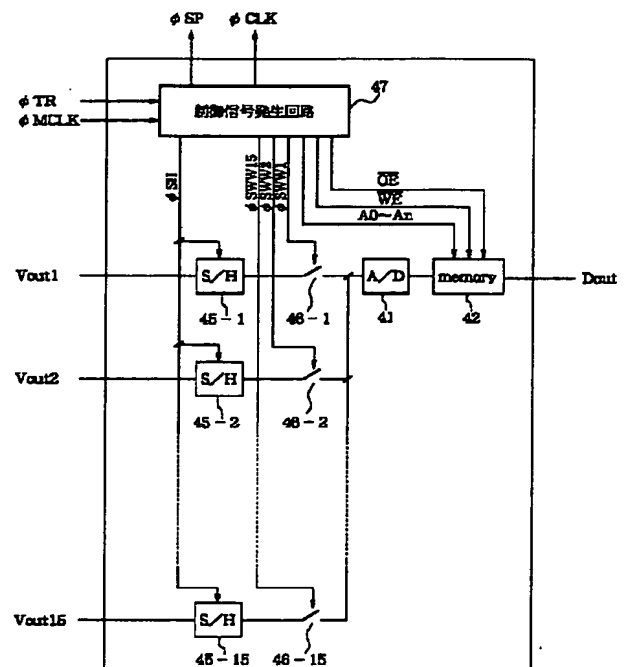


(7)

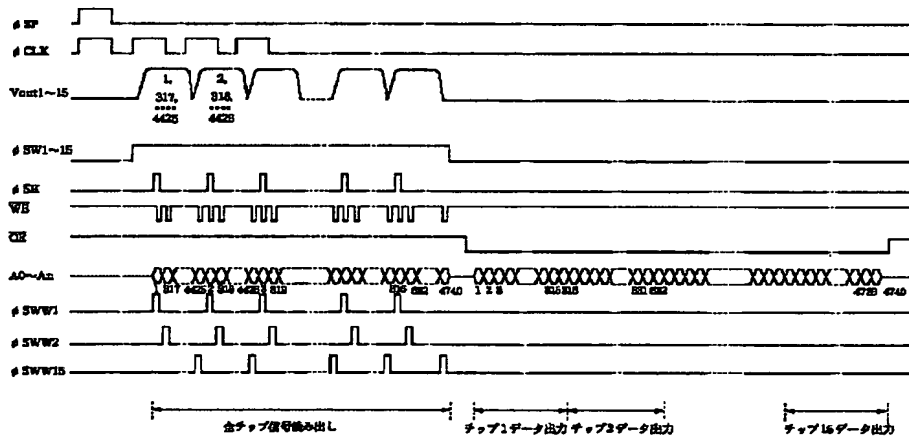
【図2】



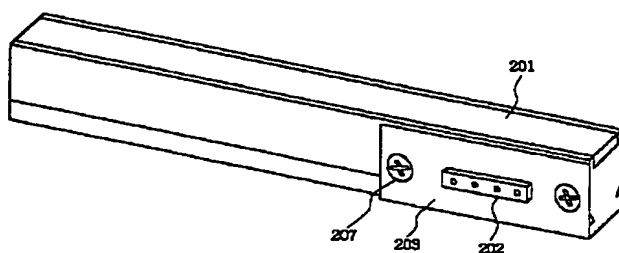
【図4】



【図5】

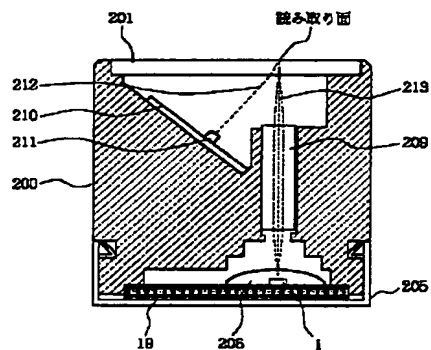


【図6】

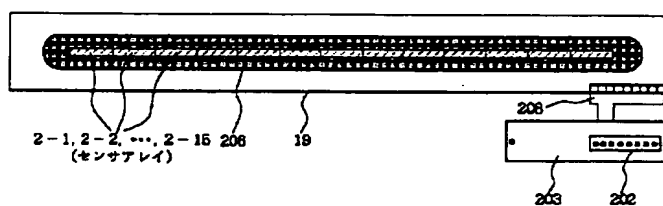


(8)

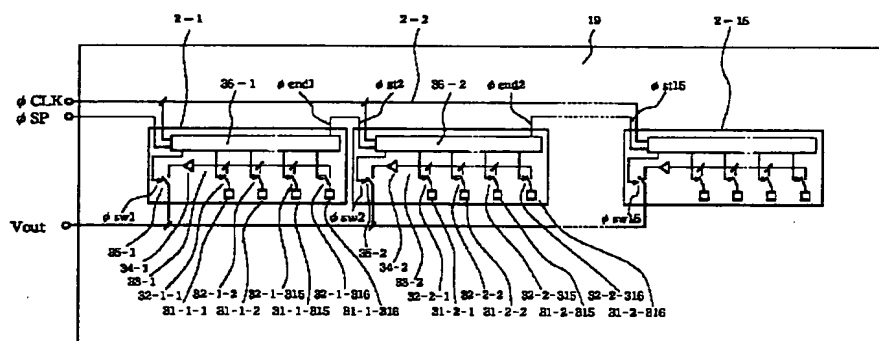
【図7】



【図8】



【図9】



【図10】

